

ACTIVE IMAGE SENSOR PROVIDED WITH SHARED READ STRUCTURE

Publication Number: 2000-224482 (JP 2000224482 A) , August 11, 2000

Inventors:

- O ITO

Applicants

- IND TECHNOL RES INST

Application Number: 11-020502 (JP 9920502) , January 28, 1999

International Class:

- H04N-005/335
- H01L-027/146

Abstract:

PROBLEM TO BE SOLVED: To provide an active image sensor capable of sharing one set of read circuits by the photodiodes of two active image sensors in contact with each other. **SOLUTION:** The active image sensor provided with a shared read structure is provided with a first photodiode D1, a first NMOS transistor M1, a second photodiode D2, a second NMOS transistor M2, a third NMOS transistor M3 and a fourth NMOS transistor M4. By time division controlling the changeover of first and second selection signals are reset signals and switching the potential of a variable voltage source, luminosity sensed by the first and second photodiodes D1, D2 is read from an output end present at the source of the fourth NMOS transistor M4. **COPYRIGHT:** (C) 2000,JPO

JAPIO

© 2005 Japan Patent Information Organization. All rights reserved.

Dialog® File Number 347 Accession Number 6638668

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-224482

(P 2000-224482A)

(43) 公開日 平成12年8月11日 (2000. 8. 11)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 N	5/335	H 0 4 N	E 4M118
H 0 1 L	27/146	H 0 1 L	A 5C024

審査請求	有	請求項の数 2	OL	(全 10 頁)
------	---	---------	----	----------

(21) 出願番号 特願平11-20502

(22) 出願日 平成11年1月28日 (1999. 1. 28)

(71) 出願人 390023582

財団法人工業技術研究院
台湾新竹縣竹東鎮中興路四段195號

(72) 発明者 王 怡棠

台湾新竹市東区緑水里16鄰博愛街124号

(74) 代理人 100062476

弁理士 原田 信市

F ターム (参考) 4M118 AA10 AB10 BA14 CA02 DD09

DD12 FA06

5C024 AA01 CA00 FA01 GA01 GA31

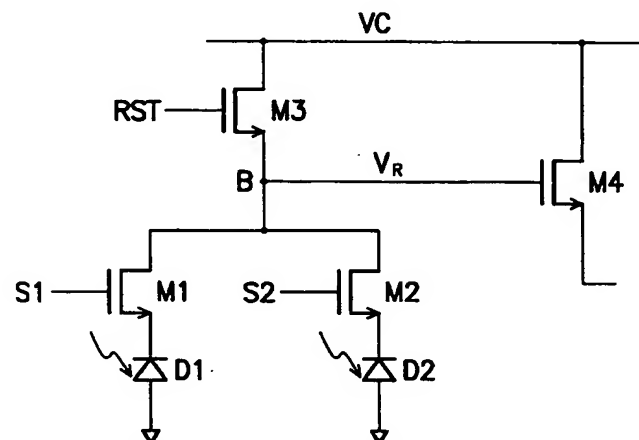
HA10 JA04

(54) 【発明の名称】 共用読出し構造を有するアクティブイメージセンサ

(57) 【要約】

【課題】 相接する2つのアクティブイメージセンサのフォトダイオードが一組の読出し回路を共用できるようなアクティブイメージセンサを提供すること。

【解決手段】 第1のフォトダイオードおよび第1のNMOSトランジスタ、第2のフォトダイオードおよび第2のNMOSトランジスタ、ならびに第3のNMOSトランジスタおよび第4のNMOSトランジスタ、を有し、第1、第2の選択信号およびリセット信号の切り換えを時間割制御し、合わせて可変電圧源の電位を切り換えることにより、前記第1、第2のフォトダイオードにより感知された光度を、前記第4のNMOSトランジスタのソースにある出力端から読取ることができる共用読出し構造を有するアクティブイメージセンサ。



【特許請求の範囲】

【請求項 1】 第 1 のフォトダイオードの陽極は接地され、陰極は第 1 の NMOS トランジスタのソースにカップルされており、その第 1 の NMOS トランジスタのゲートは第 1 の選択信号にカップルされる、第 1 のフォトダイオードおよび第 1 の NMOS トランジスタ、第 2 のフォトダイオードの陽極は接地され、陰極は第 2 の NMOS トランジスタのソースにカップルされており、その第 2 の NMOS トランジスタのゲートは第 2 の選択信号にカップルされる、第 2 のフォトダイオードおよび第 2 の NMOS トランジスタ、ならびに前記第 1 および第 2 の NMOS トランジスタのドレインは、第 3 の NMOS トランジスタのソースおよび第 4 の NMOS トランジスタのゲートとカップルされており、前記第 3 および第 4 の NMOS トランジスタのドレインはいずれも可変電圧源にカップルされており、前記第 3 の NMOS トランジスタのゲートはリセット信号にカップルされる、第 3 の NMOS トランジスタおよび第 4 の NMOS トランジスタ、を有し、

前記第 1、第 2 の選択信号およびリセット信号の切り換えを時間割制御し、合わせて前記可変電圧源の電位を切り換えることにより、前記第 1、第 2 のフォトダイオードにより感知された光度を、前記第 4 の NMOS トランジスタのソースにある出力端から読取ることができることを特徴とする、共用読出し構造を有するアクティブイメージセンサ。

【請求項 2】 前記可変電圧源が高電圧と低電圧の 2 つの状態に切り換えることができ、前記アクティブイメージセンサの作動順序が、

(1) 可変電圧源を高電圧状態に切り換え、第 1 (または第 2) の NMOS トランジスタに第 1 (または第 2) の選択信号の出力パルスを入力して on にし、前記第 4 の NMOS トランジスタのソースからゲート電圧値に相当する電圧値を出力させ、第 1 の平衡電圧状態に達するような段階、

(2) 前記第 3 の NMOS トランジスタに前記リセット信号の出力パルスを入力して on にし、前記第 4 の NMOS トランジスタのソースからゲート電圧値に相当する電圧値を出力させて第 2 の平衡電圧状態に達し、前記第 2 および第 1 の平衡電圧の差が、前記第 1 (または第 2) のフォトダイオードが感知した光度に相当するようにする段階、

(3) 前記可変電圧源を低電圧状態に切り換え、第 1 (または第 2) の選択信号からのパルスの出力をやめ、前記第 1 (または第 2) の NMOS トランジスタを off の状態にする段階、

(4) 前記第 3 の NMOS トランジスタにリセット信号の出力パルスを入力して on にすることにより、前記第 4 の NMOS トランジスタのゲート電圧をリセットし、第 4 の NMOS トランジスタを off の状態にする段

階、

(5) 以上の一連の動作を繰り返し、次のフォトダイオードが感知した光度を読取る段階、
の各段階よりなることを特徴とする、請求項 1 に記載のアクティブイメージセンサ。

【請求項 3】 前記第 1 の選択信号と前記第 2 の選択信号のパルスの出力時間が重なることはなく、また、前記第 3 の NMOS トランジスタが on になる時間は前記可変電圧源が高電圧状態にある時間よりも短いことを特徴とする、請求項 2 に記載の共用読出し構造を有するアクティブイメージセンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブイメージセンサ (active image sensor)、特に、共用読出し構造を有するアクティブイメージセンサに関するものである。

【0002】

【従来の技術】イメージセンサには一般に電荷結合デバイスが使用されるが、アクティブイメージセンサを使用することもできる。このアクティブイメージセンサとは、標準 CMOS 工程で生産される NMOS トランジスタをフォトダイオードと組み合わせてできるものである。

【0003】アクティブイメージセンサの回路図を図 1 に示した。図中示されるように、NMOS トランジスタ T1 のドレインは定電圧源 VB に、ソースはフォトダイオード Dp の陰極にそれぞれカップルされており、そのフォトダイオード Dp の陽極は接地されている。NMOS トランジスタ T2 のドレインは前記定電圧源 VB に、ソースは NMOS トランジスタ T3 のドレインに、そしてゲートはフォトダイオード Dp の陰極にそれぞれカップルされている。

【0004】アクティブイメージセンサは、フォトダイオード Dp で光度を感知すると、それを電気信号に変換してトランジスタ T3 のソースから出力する。一連の読出し操作はソースホロワと同じである。その作動原理について、図 2 のタイミング図をもとにさらに詳しく説明する。ただし、図 2 は説明のための簡略図であり、実際の電圧値や時間スケールにもとづいて作成したものではない。

【0005】まず、選択信号 SL のパルスがトランジスタ T3 のソースに入力され、該トランジスタ T3 を on にする。時限 (1) の時、トランジスタ T1 はまだ off の状態にあり、この時ノード A の電圧 VIN は、トランジスタ T2、T3 を経て増幅された後、readout 端から V1 として出力される。時限 (2) の時、トランジスタ T1 はリセット信号 RST のパルスを受けて on になり、ノード A の電圧に変化を生じさせる。そして時限 (3) の時、トランジスタ T1 は再び off にな

り、ノードAの電圧VINはトランジスタT2、T3で転換された後、readout端からV2として出力される。以上から、信号V2-V1が光度に相当することがわかる。

【0006】一般のイメージセンサは、上述したようなアクティブイメージセンサ複数個を行列状に配置したもので、各センサ素子においてイメージの役割を果たすのはフォトダイオードである。図3は、このようなイメージセンサのIC配線図である。このうち、点線の四角は各アクティブイメージセンサを表わしており、簡略化のため、導線部分は選択信号線SL、リセット信号線RST、電圧源導線VB、および出力端導線readoutのみを示した。

【0007】CMOS技術に基づき、各アクティブイメージセンサはそれぞれ選択信号線ST、リセット信号線RSLの2本の制御線を使用しており、これらはいずれもポリシリコンを材料とする。また、電圧源導線VB、およびreadout端導線はいずれも金属を材料とする。

【0008】図1、3によれば、電圧源導線VB、およびreadout端導線はそれぞれトランジスタT1、T2のドレイン、およびトランジスタT3のソース（n形拡散域）にカップルしており、しかもトランジスタT1のソースはトランジスタT2のゲート（ポリシリコンよりなる）にもカップルしているため、各アクティブイメージセンサとも接触域とNMOSトランジスタを3個づつ、そしてフォトダイオードを1個必要とする。

【0009】

【発明が解決しようとする課題】このように、従来型のアクティブイメージセンサにより構成されるイメージセンサでは、フォトダイオード（画素）で感知された光度の読出しに、その各フォトダイオードごとに、トランジスタT1、T2、T3よりなる一組の読出し回路を各別に必要とし、集積回路の面積を広くするとともに製造工程を複雑にするという不利がある。

【0010】そこで、本発明は、相接する2つのアクティブイメージセンサのフォトダイオードが一組の読出し回路を共用できるようなアクティブイメージセンサを提供し、これによって、集積回路の面積縮小、製造工程の複雑度の減少に大きく貢献しようとするものである。

【0011】

【課題を解決するための手段】本発明共用読出し構造を有するアクティブイメージセンサは、可変電圧源の電圧を適切な時間割方式で制御することにより、2つのフォトダイオード（画素）が1組の読出し回路を共用することができるものであり、このようなアクティブイメージセンサはまた、従来型のアクティブイメージセンサで必要とする出力選択トランジスタを必要としない。しかも、本発明共用読出し構造を有するアクティブイメージセンサは、NMOSトランジスタを4個、フォトダイオ

ードを2個、そして接触域を3個必要とするだけですむ。

【0012】本発明共用読出し構造を有するアクティブイメージセンサは、第1のフォトダイオードおよび第1のNMOSトランジスタ、第2のフォトダイオードおよび第2のNMOSトランジスタ、ならびに、第3のNMOSトランジスタおよび第4のNMOSトランジスタを有する。前記第1のフォトダイオードの陽極は接地され、陰極は前記第1のNMOSトランジスタのソースにカップルされており、その第1のNMOSトランジスタのゲートは第1の選択信号にカップルされる。前記第2のフォトダイオードの陽極は接地され、陰極は前記第2のNMOSトランジスタのソースにカップルされており、前記第2のNMOSトランジスタのゲートは第2の選択信号にカップルされる。

【0013】前記第1および第2のNMOSトランジスタのドレインは、前記第3のトランジスタのソースおよび第4のNMOSトランジスタのゲートとカップルされており、前記第3および第4のNMOSトランジスタのドレインはいずれも可変電圧源にカップルされており、前記第3のNMOSトランジスタのゲートはリセット信号にカップルされる。前記第1、第2の選択信号およびリセット信号の切り換えを時間割制御し、合わせて前記可変電圧源の電位を切り換えることにより、前記第1、第2のフォトダイオードにより感知された光度を、前記第4のNMOSトランジスタのソースにある出力端readoutから読取ることができる。

【0014】前記可変電圧源は、高電圧と低電圧の2つの状態に切り換えることができる。共用読出し構造を有するアクティブイメージセンサの具体的な操作方法を以下に説明する。

【0015】（1）可変電圧を高電圧状態に切り換えると、第1（または第2）のNMOSトランジスタが第1（または第2）の選択信号の出力パルスを受けてonになり、前記第4のNMOSトランジスタはそのゲート電圧値に相当する電圧値をソースから出力して第1の平衡電圧状態に達する。

（2）前記第3のNMOSトランジスタが前記リセット信号の出力パルスを受けてonになると、前記第4のNMOSトランジスタはそのゲート電圧値に相当する電圧値をソースから出力し、第2の平衡電圧状態に達する。前記第2および第1の平衡電圧の差が、前記第1（または第2）のフォトダイオードが感知した光度に相当する。

（3）前記可変電圧を低電圧状態に切り換えると、第1（または第2）の選択信号からパルスは出力されず、前記第1（または第2）のNMOSトランジスタはoffの状態になる。

（4）前記第3のNMOSトランジスタがリセット信号の出力パルスを受けてonになると、前記第4のNMOS

Sトランジスタのゲート電圧がリセットされ、第4のNMOSトランジスタはoffの状態になる。

(5) 以上の動作を繰り返し、各フォトダイオードが感知した光度を読取っていく。

【0016】

【発明の実施の形態】本発明の目的、特徴および長所をさらに明瞭にするため、以下に本発明の実施例を挙げて詳しく説明する。

【0017】実施例

図4に示されるように、本発明に係る共用読出し構造を有するアクティブイメージセンサの連結関係は次の通りである。第1のフォトダイオードD1の陽極は接地され、陰極は第1のNMOSトランジスタM1のソースにカップルされており、その第1のトランジスタM1のゲートは第1の選択信号S1にカップルされる。第2のフォトダイオードD2の陽極は接地され、陰極は第2のNMOSトランジスタM2のソースにカップルされており、前記第2のトランジスタM2のゲートは第2の選択信号S2にカップルされる。

【0018】第3のNMOSトランジスタM3のソースは、前記第1および第2のトランジスタ(M1、M2)両者のドレイン、ならびに第4のNMOSトランジスタM4のゲートにカップルされており、前記第3および第4のトランジスタ(M3、M4)両者のドレインは可変電圧源VCにカップルされており、前記第3のトランジスタのゲートはリセット信号RSTにカップルされる。

【0019】前記第1、第2の選択信号(S1、S2)およびリセット信号RSTの切り換えを時間割制御し、合わせて前記可変電圧源VCの電位を切り換えることにより、前記第1、第2のフォトダイオード(D1、D2)により感知された光度を、前記第4のNMOSトランジスタM4のソースにある出力端readoutから読取ることができる。ここで、前記可変電圧源VCは、高電圧と低電圧の2つの状態(例えば3Vと0Vなど)に切り換えることができる。

【0020】図5に示されたイメージセンサは、本発明共用読出し構造を有するアクティブイメージセンサ複数個を行列状に配置したものである。ここではフォトダイオードの所在地のみを示してある。イメージセンサは、フォトダイオードが感知した光度を水平方向に沿って第1行から第n行まで読取り、それに処理を加えたものを光度として出力する。

【0021】本発明では上下に隣り合ったフォトダイオード(D1とD2)が合体して1つの単位となっており、前記第1、第2の選択信号(S1、S2)およびリセット信号RSTの切り換えを時間割制御し、合わせて可変電圧源VCの電位を切り換えることにより、共用読出し構造を有するアクティブイメージセンサとしての目的を達成している。

【0022】図6により、本発明共用読出し構造を有す

るアクティブイメージセンサの作動原理を説明する。なお、この図6の波形タイミング図は説明のための簡略図であって、実際の電圧値や時間スケールに基づいて作成されたものではない。

【0023】前記可変電圧源VCが高電圧状態(3V)にあるとき、前記第1のトランジスタM1は前記第1の選択信号S1の出力パルス(5V)を受けてonとなる。図6中の時限(a)の時、前記第4のトランジスタM4は、ノードBの電圧 V_R に相当する電圧値をソースにある出力端readoutから出力する。つまり、第1の平衡電圧 V_{out1} が出力されるわけである。リセット信号の出力パルス(5V)が第3のNMOSトランジスタM3に達するとM3はonとなる。このときノードBの電圧 V_R は時限(b)を経て別の電圧値に推移する。

【0024】時限(c)の時、リセット信号の出力パルスは除去され、第3のトランジスタM3は再びoff状態となる。この時前記第4のトランジスタは、ノードBの電圧値に相当する電圧値、すなわち第2の平衡電圧 V_{out2} を出力する。その第2と第1の平衡電圧の差($V_{out2} - V_{out1}$)は、前記第1のフォトダイオードD1(あるいは第2のフォトダイオードD2)が感知した光度に相当する。ついで、前記可変電圧源VCを低電圧状態(0V)に切り換え、前記第1の選択信号S1の出力パルスを除去し、第1のトランジスタM1をoff状態にする。

【0025】時限(d)では、前記第3のトランジスタM3が前記リセット信号の出力パルス(5V)を受けてonとなり、これによってノードBの電圧値を可変電圧源VCの電位(0V)に近づけ、ノードBの電圧値をリセットする。以上よりフォトダイオードD1の読取りが完了する。

【0026】ついで、フォトダイオードD2が感知した光度を読取るには、前記第1のトランジスタM1と前記第1の選択信号S1を、前記第2のトランジスタM2と前記第2の選択信号S2でそれぞれ置き換え、上述した手続きを繰り返せばよい。

【0027】前記第1の選択信号S1と前記第2の選択信号S2のパルスの出力時間が重なることはなく、また、前記第3のトランジスタM3がonになる時間は前記可変電圧源VCが高電圧状態にある時間よりも短い。

【0028】

【発明の効果】以上詳述したところより明らかなとおり、本発明に係る共用読出し構造を有するアクティブイメージセンサは、1単位として、フォトダイオード2個に対し、NMOSトランジスタを4個、そして接触域を3個必要とするだけである。これに対し、従来型のイメージセンサは、1単位として、フォトダイオード1個に対し、NMOSトランジスタ3個、そして接触域3個が必要である。

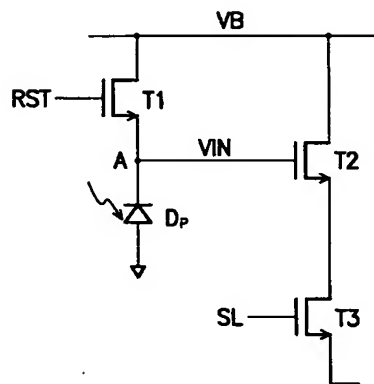
【0029】したがって、解像度が 640×480 の場合を例にとると、従来型のイメージセンサを利用した場合は、フォトダイオードが 640×480 個、NMOSトランジスタと接触域をそれぞれ $640 \times 480 \times 3$ 個が必要であるのに対し、本発明によるイメージセンサを使用すれば、フォトダイオードが 640×480 個、NMOSトランジスタが $640 \times 480 \times 2$ 個、接触域が $640 \times 480 \times 1.5$ 個、ですみ、必要なNMOSトランジスタと接触域の数を大幅に減らせることがわかる。したがって、集積回路の製作時に面積の大幅な削減が可能であり、性能向上につながる。

【0030】また、本発明で必要な回路は簡単且つ制御しやすいため、信頼度の向上に有用である。このほか、本発明によるアクティブイメージセンサは、従来型のイメージセンサに必要な出力選択トランジスタを必要としない。

【0031】以上に好ましい実施例を開示したが、これらは決して本発明の範囲を限定するものではなく、当該技術に熟知した者ならば誰でも、本発明の精神と領域を脱しない範囲内で各種の変動や潤色を加えることができるものであり、従って本発明の保護範囲は特許請求の範囲で指定した内容を基準とする。

【図面の簡単な説明】

【図1】従来型のアクティブイメージセンサの回路図である。



【図1】

【図2】図1で示された回路の作動タイミング図である。

【図3】従来型のアクティブイメージセンサで構成されるイメージセンサの概要配置図である。

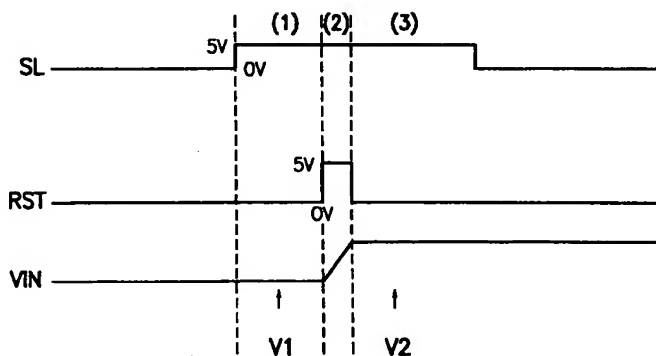
【図4】本発明の実施例によるアクティブイメージセンサの回路図である。

【図5】本発明によるアクティブイメージセンサで構成されるイメージセンサの概要配置図である。

【図6】図4で示される回路の作動タイミング図である。

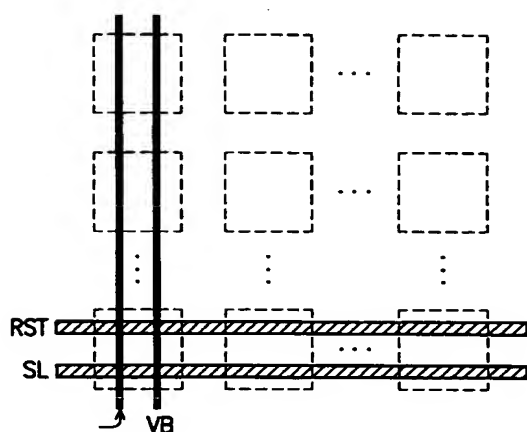
【符号の説明】

VB	定圧電圧源
T1～T3	NMOSトランジスタ
Dp	フォトダイオード
RST	リセット信号
VIN	ノードAにおける電圧
Readout	出力端
SL	選択信号
VC	可変電圧源
M1～M4	NMOSトランジスタ
VR	ノードBにおける電圧
S1	第1の選択信号
S2	第2の選択信号
D1、D2	フォトダイオード

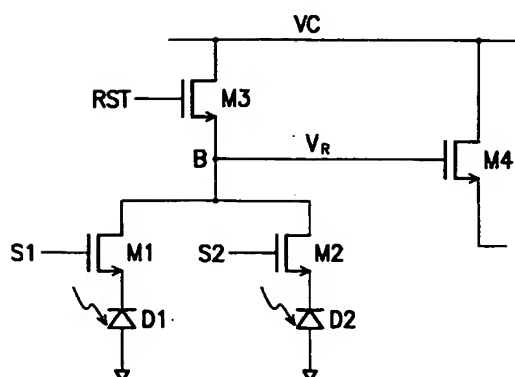


【図2】

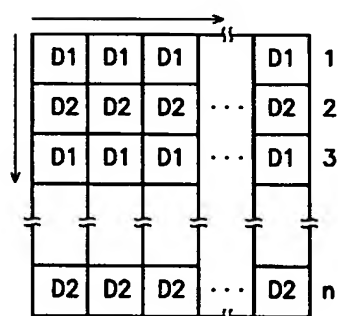
【図 3】



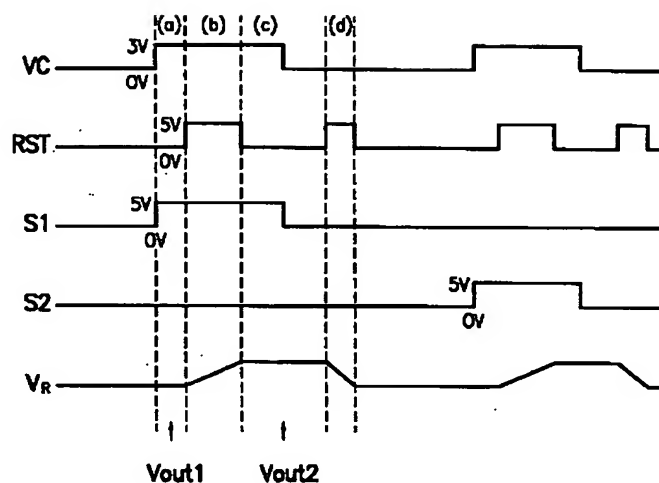
【図 4】



【图 5】



【图 6】



【手續補正書】

【提出日】平成11年11月22日（1999. 11. 22）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】 明細書

【発明の名称】 共用読出し構造を有するアクティブ
イメージセンサ

【特許請求の範囲】

【請求項１】 第１のフォトダイオードＤ１の陽極は接地され、陰極は第１のNMOSトランジスタＭ１のソースにカップルされており、その第１のNMOSトランジ

スタM1のゲートは第1の選択信号S1にカップルされる、第1のフォトダイオードD1およびその選択用の第1のNMOSトランジスタM1、

第2のフォトダイオードD2の陽極は接地され、陰極は第2のNMOSトランジスタM2のソースにカップルされており、その第2のNMOSトランジスタM2のゲートは第2の選択信号S2にカップルされる、第2のフォトダイオードD2およびその選択用の第2のNMOSトランジスタM2、ならびに前記第1および第2のNMOSトランジスタM1、M2のドレインは、第3のNMOSトランジスタM3のソースおよび第4のNMOSトランジスタM4のゲートとカップルされており、前記第3および第4のNMOSトランジスタM3、M4のドレインはいずれも、高電位と低電位の2段階の電圧値に切り

換える可変電圧源VCにカップルされており、前記第3のNMOSトランジスタM3のゲートはリセット信号RSTにカップルされ、第4のNMOSトランジスタM4のソースに読み出しの出力端がある、リセット用の第3のNMOSトランジスタおよび読み出し用の第4のNMOSトランジスタ、を有し、
前記可変電圧源VCが高電位るとき、前記第1のトランジスタM1が前記第1の選択信号S1の出力パルスを受けて、または第2のトランジスタM2が前記第2の選択信号S2の出力パルスを受けてonとなると、前記第4のトランジスタM4は、4個のトランジスタM1、M2、M3、M4の接続点であるノードBの電圧に相当する第1の平衡電圧をソースから出力し、第3のNMOSトランジスタM3にリセット信号RSTが入力されてこれがonとなると、ノードBの電圧が別の電圧値に推移した後、リセット信号RSTの除去とともに第3のトランジスタM3が再びoffとなって、第4のトランジスタM4のソースからノードBの電圧値に相当する第2の平衡電圧が出力されることにより、これら第2と第1の平衡電圧の差が、第1のフォトダイオードD1又は第2のフォトダイオードD2が感知した光度として取り出され、ついで、前記可変電圧源VCを低電位に切り換え、前記第1の選択信号S1又は第2の選択信号S2の出力パルスを除去して第1のトランジスタM1又は第2のトランジスタM2をoffにした後、第3のトランジスタM3をリセット信号RSTによりonとすることにより、ノードBの電圧値をリセットすることを特徴とする、共用読出し構造を有するアクティブイメージセンサ。

【請求項2】 前記第1の選択信号S1と前記第2の選択信号S2のパルスの出力時間が間が重なることはなく、また、前記第3のNMOSトランジスタがonになる時間は前記可変電圧源が高電圧状態にある時間よりも短いことを特徴とする、請求項1に記載の共用読出し構造を有するアクティブイメージセンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブイメージセンサ(active image sensor)、特に、共用読出し構造を有するアクティブイメージセンサに関するものである。

【0002】

【従来の技術】イメージセンサには一般に電荷結合デバイスが使用されるが、アクティブイメージセンサを使用することもできる。このアクティブイメージセンサとは、標準CMOS工程で生産されるNMOSトランジスタをフォトダイオードと組み合わせてできるものである。

【0003】アクティブイメージセンサの回路図を図1に示した。図中示されるように、NMOSトランジスタ

T1のドレインは定電圧源VBに、ソースはフォトダイオードDpの陰極にそれぞれカップルされており、そのフォトダイオードDpの陽極は接地されている。NMOSトランジスタT2のドレインは前記定電圧源VBに、ソースはNMOSトランジスタT3のドレインに、そしてゲートはフォトダイオードDpの陰極にそれぞれカップルされている。

【0004】アクティブイメージセンサは、フォトダイオードDpで光度を感知すると、それを電気信号に変換してトランジスタT3のソースから出力する。一連の読出し操作はソースホロワと同じである。その作動原理について、図2のタイミング図をもとにさらに詳しく説明する。ただし、図2は説明のための簡略図であり、実際の電圧値や時間スケールにもとづいて作成したものではない。

【0005】まず、選択信号SLのパルスがトランジスタT3のソースに入力され、該トランジスタT3をonにする。時限(1)の時、トランジスタT1はまだoffの状態にあり、この時ノードAの電圧VINは、トランジスタT2、T3を経て増幅された後、readout端からV1として出力される。時限(2)の時、トランジスタT1はリセット信号RSTのパルスを受けてonになり、ノードAの電圧に変化を生じさせる。そして時限(3)の時、トランジスタT1は再びoffになり、ノードAの電圧VINはトランジスタT2、T3で転換された後、readout端からV2として出力される。以上から、信号V2-V1が光度に相当することがわかる。

【0006】一般のイメージセンサは、上述したようなアクティブイメージセンサ複数個を行列状に配置したもので、各センサ素子においてイメージの役割を果たすのはフォトダイオードである。図3は、このようなイメージセンサのIC配線図である。このうち、点線の四角は各アクティブイメージセンサを表わしており、簡略化のため、導線部分は選択信号線SL、リセット信号線RST、電圧源導線VB、および出力端導線readoutのみを示した。

【0007】CMOS技術に基づき、各アクティブイメージセンサはそれぞれ選択信号線ST、リセット信号線RSTの2本の制御線を使用しており、これらはいずれもポリシリコンを材料とする。また、電圧源導線VB、およびreadout端導線はいずれも金属を材料とする。

【0008】図1、3によれば、電圧源導線VB、およびreadout端導線はそれぞれトランジスタT1、T2のドレイン、およびトランジスタT3のソース(n形拡散域)にカップルしており、しかもトランジスタT1のソースはトランジスタT2のゲート(ポリシリコンよりなる)にもカップルしているため、各アクティブイメージセンサとも接触域とNMOSトランジスタを3個

ずつ、そしてフォトダイオードを1個必要とする。

【0009】

【発明が解決しようとする課題】このように、従来型のアクティブイメージセンサにより構成されるイメージセンサでは、フォトダイオード（画素）で感知された光度の読出しに、その各フォトダイオードごとに、トランジスタT1、T2、T3よりなる一組の読出し回路を各別に必要とし、集積回路の面積を広くするとともに製造工程を複雑にするという不利がある。

【0010】そこで、本発明は、相接する2つのアクティブイメージセンサのフォトダイオードが一組の読出し回路を共用できるようなアクティブイメージセンサを提供し、これによって、集積回路の面積縮小、製造工程の複雑度の減少に大きく貢献しようとするものである。

【0011】

【課題を解決するための手段】本発明の共用読出し構造を有するアクティブイメージセンサは、可変電圧源の電圧を適切な時間割方式で制御することにより、2つのフォトダイオード（画素）が1組の読出し回路を共用することができるものであり、このようなアクティブイメージセンサはまた、従来型のアクティブイメージセンサで必要とする出力選択トランジスタを必要としない。しかも、本発明の共用読出し構造を有するアクティブイメージセンサは、NMOSトランジスタを4個、フォトダイオードを2個、そして接触域を3個必要とするだけである。

【0012】すなわち、本発明の共用読出し構造を有するアクティブイメージセンサは、第1のフォトダイオードD1の陽極は接地され、陰極は第1のNMOSトランジスタM1のソースにカップルされており、その第1のNMOSトランジスタM1のゲートは第1の選択信号S1にカップルされる、第1のフォトダイオードD1およびその選択用の第1のNMOSトランジスタM1、第2のフォトダイオードD2の陽極は接地され、陰極は第2のNMOSトランジスタM2のソースにカップルされており、その第2のNMOSトランジスタM2のゲートは第2の選択信号S2にカップルされる、第2のフォトダイオードD2およびその選択用の第2のNMOSトランジスタM2、ならびに第1および第2のNMOSトランジスタM1、M2のドレインは、第3のNMOSトランジスタM3のソースおよび第4のNMOSトランジスタM4のゲートとカップルされており、第3および第4のNMOSトランジスタM3、M4のドレインはいずれも、高電位と低電位の2段階の電圧値に切り換える可変電圧源VCにカップルされており、第3のNMOSトランジスタM3のゲートはリセット信号RSTにカップルされ、第4のNMOSトランジスタM4のソースに読み出しの出力端がある、リセット用の第3のNMOSトランジスタおよび読み出し用の第4のNMOSトランジスタ、を有する。そして、可変電圧源VCが高電位のと

き、第1のトランジスタM1が第1の選択信号S1の出力パルスを受けて、または第2のトランジスタM2が第2の選択信号S2の出力パルスを受けてonとなると、第4のトランジスタM4は、4個のトランジスタM1、M2、M3、M4の接続点であるノードBの電圧に相当する第1の平衡電圧をソースから出力する。また、第3のNMOSトランジスタM3にリセット信号RSTが入力されてこれがonとなると、ノードBの電圧が別の電圧値に推移した後、リセット信号RSTの除去とともに第3のトランジスタM3が再びoffとなって、第4のトランジスタM4のソースからノードBの電圧値に相当する第2の平衡電圧が出力される。そして、これら第2と第1の平衡電圧の差が、第1のフォトダイオードD1又は第2のフォトダイオードD2が感知した光度として取り出され、ついで、可変電圧源VCを低電位に切り換え、第1の選択信号S1又は第2の選択信号S2の出力パルスを除去して第1のトランジスタM1又は第2のトランジスタM2をoffにした後、第3のトランジスタM3をリセット信号RSTによりonとすることにより、ノードBの電圧値をリセットする。

【0013】第1の選択信号S1と第2の選択信号S2のパルスの出力時間が間が重なることはなく、また、第3のNMOSトランジスタがonになる時間は可変電圧源が高電圧状態にある時間よりも短い。

【0014】このアクティブイメージセンサの動作をまとめると次のようになる。

(1) 可変電圧を高電位に切り換えると、第1（または第2）のNMOSトランジスタが第1（または第2）の選択信号の出力パルスを受けてonになり、第4のNMOSトランジスタはそのゲート電圧値に相当する電圧値をソースから出力して第1の平衡電圧状態に達する。

(2) 第3のNMOSトランジスタがリセット信号の出力パルスを受けてonになると、第4のNMOSトランジスタはそのゲート電圧値に相当する電圧値をソースから出力し、第2の平衡電圧状態に達する。第2および第1の平衡電圧の差が、第1（または第2）のフォトダイオードが感知した光度に相当する。

(3) 可変電圧を低電位に切り換えると、第1（または第2）の選択信号からパルスは出力されず、第1（または第2）のNMOSトランジスタはoffの状態になる。

(4) 第3のNMOSトランジスタがリセット信号の出力パルスを受けてonになると、第4のNMOSトランジスタのゲート電圧がリセットされ、第4のNMOSトランジスタはoffの状態になる。

(5) 以上の動作を繰り返し、各フォトダイオードが感知した光度を読取っていく。

【0015】

【発明の実施の形態】本発明の目的、特徴および長所をさらに明瞭にするため、以下に本発明の実施例を挙げて

詳しく説明する。

【0016】実施例

図4に示されるように、本発明に係る共用読出し構造を有するアクティブイメージセンサの連結関係は次の通りである。第1のフォトダイオードD1の陽極は接地され、陰極は第1のNMOSトランジスタM1のソースにカップルされており、その第1のトランジスタM1のゲートは第1の選択信号S1にカップルされる。第2のフォトダイオードD2の陽極は接地され、陰極は第2のNMOSトランジスタM2のソースにカップルされており、第2のトランジスタM2のゲートは第2の選択信号S2にカップルされる。

【0017】第3のNMOSトランジスタM3のソースは、第1および第2のトランジスタ(M1、M2)両者のドレイン、ならびに第4のNMOSトランジスタM4のゲートにカップルされており、第3および第4のトランジスタ(M3、M4)両者のドレインは可変電圧源VCにカップルされており、第3のトランジスタのゲートはリセット信号RSTにカップルされる。

【0018】第1、第2の選択信号(S1、S2)およびリセット信号RSTの切り換えを時間割制御し、合わせて可変電圧源VCの電位を切り換えることにより、第1、第2のフォトダイオード(D1、D2)により感知された光度を、第4のNMOSトランジスタM4のソースにある出力端readoutから読取ることができる。ここで、可変電圧源VCは、高電圧と低電圧の2つの状態(例えば3Vと0Vなど)に切り換えることができる。

【0019】図5に示されたイメージセンサは、本発明の共用読出し構造を有するアクティブイメージセンサ複数個を行列状に配置したものである。ここではフォトダイオードの所在地のみを示してある。イメージセンサは、フォトダイオードが感知した光度を水平方向に沿って第1行から第n行まで読取り、それに処理を加えたものを光度として出力する。

【0020】本発明では上下に隣り合ったフォトダイオード(D1とD2)が合体して1つの単位となっており、第1、第2の選択信号(S1、S2)およびリセット信号RSTの切り換えを時間割制御し、合わせて可変電圧源VCの電位を切り換えることにより、共用読出し構造を有するアクティブイメージセンサとしての目的を達成している。

【0021】図6により、本発明の共用読出し構造を有するアクティブイメージセンサの作動原理を説明する。なお、この図6の波形タイミング図は説明のための簡略図であって、実際の電圧値や時間スケールに基づいて作成されたものではない。

【0022】可変電圧源VCが高電圧状態(3V)にあるとき、第1のトランジスタM1は第1の選択信号S1の出力パルス(5V)を受けてonとなる。図6中の時

限(a)の時、第4のトランジスタM4は、ノードBの電圧 V_R に相当する電圧値をソースにある出力端readoutから出力する。つまり、第1の平衡電圧 V_{out1} が出力されるわけである。リセット信号の出力パルス(5V)が第3のNMOSトランジスタM3に達するとM3はonとなる。このときノードBの電圧 V_R は時限(b)を経て別の電圧値に推移する。

【0023】時限(c)の時、リセット信号の出力パルスは除去され、第3のトランジスタM3は再びoff状態となる。この時第4のトランジスタは、ノードBの電圧値に相当する電圧値、すなわち第2の平衡電圧 V_{out2} を出力する。その第2と第1の平衡電圧の差($V_{out2} - V_{out1}$)は、第1のフォトダイオードD1(あるいは第2のフォトダイオードD2)が感知した光度に相当する。ついで、可変電圧源VCを低電圧状態(0V)に切り換え、第1の選択信号S1の出力パルスを除去し、第1のトランジスタM1をoff状態にする。

【0024】時限(d)では、第3のトランジスタM3がリセット信号の出力パルス(5V)を受けてonとなり、これによってノードBの電圧値を可変電圧源VCの電位(0V)に近づけ、ノードBの電圧値をリセットする。以上よりフォトダイオードD1の読取りが完了する。

【0025】ついで、フォトダイオードD2が感知した光度を読取るには、第1のトランジスタM1と第1の選択信号S1を、第2のトランジスタM2と第2の選択信号S2でそれぞれ置き換え、上述した手続きを繰り返せばよい。

【0026】第1の選択信号S1と第2の選択信号S2のパルスの出力時間が重なることはなく、また、第3のトランジスタM3がonになる時間は可変電圧源VCが高電圧状態にある時間よりも短い。

【0027】

【発明の効果】以上詳述したところより明らかなとおり、本発明に係る共用読出し構造を有するアクティブイメージセンサは、1単位として、フォトダイオード2個に対し、NMOSトランジスタを4個、そして接触域を3個必要とするだけである。これに対し、従来型のイメージセンサは、1単位として、フォトダイオード1個に対し、NMOSトランジスタ3個、そして接触域3個が必要である。

【0028】したがって、解像度が 640×480 の場合を例にとると、従来型のイメージセンサを利用した場合は、フォトダイオードが 640×480 個、NMOSトランジスタと接触域をそれぞれ $640 \times 480 \times 3$ 個が必要であるのに対し、本発明によるイメージセンサを使用すれば、フォトダイオードが 640×480 個、NMOSトランジスタが $640 \times 480 \times 2$ 個、接触域が $640 \times 480 \times 1.5$ 個、つまり、必要なNMOSトランジスタと接触域の数を大幅に減らせることがわか

る。よって、集積回路の製作時に面積の大幅な削減が可能であり、性能向上につながる。

【0029】また、本発明で必要な回路は簡単且つ制御しやすいため、信頼度の向上に有用である。このほか、本発明によるアクティブイメージセンサは、従来型のイメージセンサに必要な出力選択トランジスタを必要としない。

【0030】以上に好ましい実施例を開示したが、これらは決して本発明の範囲を限定するものではなく、当該技術に熟知した者ならば誰でも、本発明の精神と領域を脱しない範囲内で各種の変動や潤色を加えることができるものであり、従って本発明の保護範囲は特許請求の範囲で指定した内容を基準とする。

【図面の簡単な説明】

【図1】従来型のアクティブイメージセンサの回路図である。

【図2】図1で示された回路の作動タイミング図である。

【図3】従来型のアクティブイメージセンサで構成されるイメージセンサの概要配置図である。

【図4】本発明の実施例によるアクティブイメージセンサの回路図である。

【図5】本発明によるアクティブイメージセンサで構成されるイメージセンサの概要配置図である。

【図6】図4で示される回路の作動タイミング図である。

【符号の説明】

VB	定圧電圧源
T1～T3	NMOSトランジスタ
Dp	フォトダイオード
RST	リセット信号
VIN	ノードAにおける電圧
Readout	出力端
SL	選択信号
VC	可変電圧源
M1～M4	NMOSトランジスタ
VR	ノードBにおける電圧
S1	第1の選択信号
S2	第2の選択信号
D1、D2	フォトダイオード